

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 06236347 A

(43) Date of publication of application: 23.08.94

(51) Int. Cl.

G06F 13/362

H04L 12/40

(21) Application number: 05020869

(71) Applicant: FUJI XEROX CO LTD

(22) Date of filing: 09.02.93

(72) Inventor: TOI TETSUYA

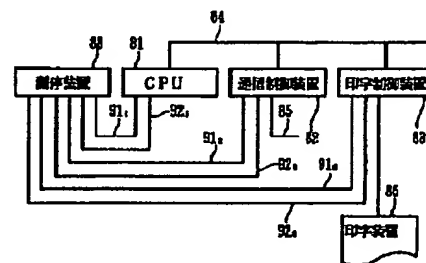
## (54) BUS ARBITRATION SYSTEM

## (57) Abstract:

**PURPOSE:** To flexibly change the priority levels of plural bus master devices at the time of bus use arbitration according to the state of an object device or the system to be controlled.

**CONSTITUTION:** The plural bus master devices such as a CPU 81, a communication controller 82, and a print controller 83 share a bus and a priority level table to which the operation state of the device to be controlled among those devices or the system is inputted as address information is arranged. In this table, desired priority levels of the individual bus master devices 81-83 for the controlled object are written and arbitration priority level data corresponding to the operation state of the device or system are outputted. An arbitrating circuit performs arbitration properly at all times by using the data.

COPYRIGHT: (C)1994,JPO&amp;Japio

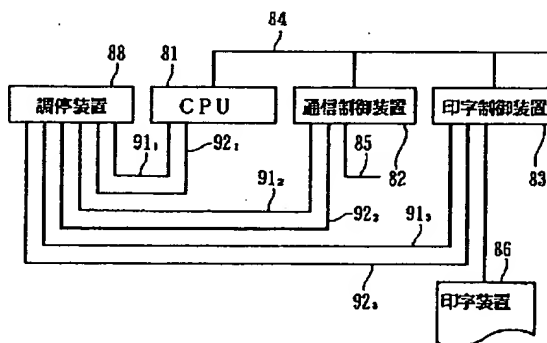


(11)特許出願公開番号

(43) 公開日 平成6年(1994)8月23日

審査請求 未請求 請求項の数2 O L (全9頁)

(74)代理人 弁理士 山内 梅雄



## 【特許請求の範囲】

## 【請求項1】 共有バスと、

この共有バスを共有する複数のバスマスタ装置と、  
前記共有バスに対する使用要求がこれらのバスマスタ装置間で競合したときこれらの調停時の優先順位に応じて共有バスの使用許可を与える競合調停手段と、  
これらのバスマスタ装置の管轄対象の動作状態を入力する動作状態入力手段と、  
動作状態入力手段によって入力された動作状態に応じて前記複数のバスマスタ装置それぞれの調停優先順位を変更する調停優先順位変更手段とを具備することを特徴とするバス調停システム。

## 【請求項2】 共有バスと、

この共有バスを共有する複数のバスマスタ装置と、  
これらのバスマスタ装置の管轄対象の動作状態を入力する動作状態入力手段と、  
動作状態入力手段によって入力された動作状態をアドレス情報として前記複数のバスマスタ装置それぞれの調停時の優先順位を表わした調停優先順位データを出力する調停優先順位設定テーブルと、  
前記共有バスに対する使用要求が前記バスマスタ装置間で競合したとき調停優先順位設定テーブルから出力される調停優先順位データを基にして優先順位の高いバスマスタ装置から順に前記共有バスの使用許可を与える競合調停手段とを具備することを特徴とするバス調停システム。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は複数のバスマスタ装置が共有しているバスについて、その使用が競合したときにその調停を行うバス調停システムに関する。

## 【0002】

【従来の技術】一般に計算機システムでは、CPU（中央処理装置）ばかりでなく各種の入出力装置がバスを共有している。このようなシステムでは、共有バスに対するデータの転送が競合する場合があるので、これを調停するためのバス調停装置を用意している。バス調停装置は、CPU、入出力装置等からなる複数のバス調停装置が個別に発行するバス使用要求を一括して受け付け、時間的に重複しないようにバスの使用を許可している。

【0003】どのような調停を行うかは、共有バスの使用効率ばかりでなくシステム全体の性能に大きく影響する。そこで、それぞれのシステムに適合させるために各種の調停方式が提案されている。例えばIEEE（アメリカ電気・電子技術者協会）P1014バス規格書にはバスの調停方式について詳しい解説がある。ここでは、このうちの代表的な3つの方式を説明する。

## 【0004】

(1) シングルレベル（ディジーチェーン）方式

【0005】図5は、シングルレベル（ディジーチェーン）方式

ン）方式を用いたバス調停システムの構成を表わしたものである。複数のバスマスタ装置11<sub>0</sub>、11<sub>1</sub>、…、11<sub>r</sub>は、それぞれバスの使用に関しての調停優先順位が高い方から低い方へ一列に配置されている。これらのバスマスタ装置11<sub>0</sub>、11<sub>1</sub>、…、11<sub>r</sub>は、バス使用許可信号12を入力する入力端子I<sub>0</sub>。ならびに出力端子O<sub>0</sub>。と、バス要求信号13を入力する入力端子I<sub>1</sub>。ならびに出力端子O<sub>1</sub>。を備えている。バス要求信号13は、低位の出力端子O<sub>0</sub>。からこれよりも1段高い優先度の入力端子I<sub>1</sub>。にそれぞれ入力されるようになっており、第0のバス調停装置11<sub>0</sub>。の出力端子O<sub>0</sub>。から出力されるバス要求信号13はバス調停装置14の入力端子I<sub>1</sub>。に入力されるようになっている。

【0006】一方、バス調停装置14の出力端子O<sub>0</sub>。から出力されるバス使用許可信号12は第0のバス調停装置11<sub>0</sub>。の入力端子I<sub>0</sub>。に入力される。バス使用許可信号12は、第Nのバスマスタ装置11<sub>r</sub>。を除いて、それぞれの出力端子O<sub>0</sub>。から1段階低位の入力端子I<sub>0</sub>。に入力されるようになっている。

【0007】図6は、バスマスタ装置の入出力端子間の回路構成を表わしたものである。バスマスタ装置11は、入力端子I<sub>0</sub>。に一端を接続された第1および第2のアンド回路21、22と、他の入力端子I<sub>1</sub>。に一端を接続されたオア回路23を備えている。第1および第2のアンド回路のそれぞれの他端の間には、論理を反転させるためのインバータ24が配置されている。また、第1のアンド回路21の出力側は出力端子O<sub>0</sub>。に接続されており、オア回路23の出力側は他の出力端子O<sub>1</sub>。に接続されている。

【0008】このようなバスマスタ装置11で、内部バス要求信号25はオア回路23の一方の入力端子と前記したインバータ24の入力側の端子に供給されるようになっている。オア回路23の他方の入力端子には入力端子I<sub>1</sub>。を介して1つ低位のバスマスタ装置からバス要求信号13<sub>1</sub>。が供給されるようになっている。したがって、図6に示したバスマスタ装置11の出力端子O<sub>0</sub>。からはこれらの論理和をとったバス要求信号13<sub>0</sub>。が出力されることになる。この結果として、図5に示したバス調停装置14にはバスマスタ装置11<sub>0</sub>。、11<sub>1</sub>、…、11<sub>r</sub>。のいずれかがバス使用を要求すれば、それを示したバス要求信号13が供給されることになる。

【0009】一方、バスマスタ装置11内の第2のアンド回路22は、自己の入力端子I<sub>0</sub>。に入力されたバス使用許可信号12と内部バス要求信号25との論理積をとり、これが真であれば、すなわちL（ロー）レベルであれば、バスの使用が許可されたものとして内部バス使用許可信号26を出力するようになっている。また、これと共に、インバータ24によって内部バス要求信号25の負論理をとったものとバス使用許可信号12との論理積を第1のアンド回路21でとり、これを自己の出力端

子O。に出力することで、自己が使用しないときには下位のバスマスタ装置11にバス使用の機会を与えるようにしている。

【0010】このような制御により、バス調停装置14の出力したバス使用許可信号12は、その時点でバス要求信号13を出力している最も優先度の高いバスマスタ装置11が受け取ることになる。この方式の欠点は、自分よりも優先度の高いバスマスタ装置11が使用を要求している限り、下位のバスマスタ装置11はバス使用権を得ることができないという点である。

【0011】

(2) マルチレベル・プライオリティ方式

【0012】図7は、マルチレベル・プライオリティ方式を用いたバス調停システムの要部を表わしたものである。この方式では、バス調停装置31とそれぞれのバスマスタ装置32、～32、との間に、優先度が互いに異なったバス要求線33、～33、と、同じく優先度が互いに異なったバス許可線34、～34、が1本ずつ接続されている。また、バス調停装置31とバスマスタ装置32、～32、との間には、1本の共通したバス開放要求線35が接続されている。バス要求線33、～33、については、例えばそれらの添字として付けられた番号の大きなものほど優先度が高く設定されている。

【0013】この第2の調停方式では、仮に複数のバスマスタ装置32がバス使用要求を行ったとすると、調停装置31はこれらのうちで優先度の最も高いバス許可線34を通じて要求を行ったものに対してバスの使用要求を許可する。例えばすべてのバス要求線33、～33、にバス使用要求が送出された場合には、この例では第3のバスマスタ装置32、に対応したバス許可線34、に 30

バス使用許可が与えられることになる。

【0014】バス開放要求線35は、あるバスマスタ装置32がバスを使用中に、これよりも高い優先度を有するバス使用要求が発行されたときに使用するものであり、この場合には、現在使用中のバスマスタ装置32が現在処理中の作業を終了した時点で、これよりも優先度の高いバスマスタ装置にその使用権を受け渡すことになる。

【0015】マルチレベル・プライオリティ方式を用いたバス調停システムでは、この図7に示したように1つ 40

のバス要求線33あるいはバス許可線34にそれぞれ1つずつのバスマスタ装置32を接続してもよいし、複数のバスマスタ装置32を接続するようにしてもよい。この場合には、同一優先度の組内では、優先度を順に定めるために例えば図5に示したようなシングルレベル（ディジーチェーン）方式を併用することになる。

【0016】(3) ラウンドロビン方式

【0017】図8は、ラウンドロビン方式の原理を示したものである。この例では、第0のバスマスタ装置41 から第3のバスマスタ装置41、までの4つのバスマ 50

スタ装置が存在している。ラウンドロビン方式では、先に説明した2つの方式と異なり、各バスマスタ装置41、～41、に平等にバス使用権を与えるようになっている。この例で、全バスマスタ装置41、～41、がバスの使用を要求しているとし、第0のバスマスタ装置41、の次に第1のバスマスタ装置41、その次に第2のバスマスタ装置41、更にその次に第3のバスマスタ装置41、にバス使用権が与えられるもとする。この場合には、丸で囲んで示した第0のバスマスタ装置41、 10

がバスを使用しているとき、第1～第3のバスマスタ装置41、～41、が待ち行列を形成することになる。第0のバスマスタ装置41、はバスを使用した後は、次のバス要求に対しては最下位の優先順位となる。すなわち、待ち行列の右端につくことになる。

【0018】このラウンドロビン方式では、バスの使用を要求しないバスマスタ装置41の順位は、他のバスマスタ装置41がバス使用権を得るたびに繰り上がっていく。したがって、使用頻度の低いバスマスタ装置41ほどバスの使用を要求するときには高い優先順位でバス使用権を得ることになる。この方式では、バスが輻輳している場合でも、すべてのバスマスタ装置41、～41、が順にバスを得ることができ、機会均等の調停を実現することができる。

【0019】

【発明が解決しようとする課題】以上説明した一番目および二番目の方式では、バス使用権の獲得のための優先順位は、バス調停のためのシステムの構成時に固定される。したがって、システムの運用中に各種状況の変化に応じてこれを変更することができない。また、最後の方式では、逆に機会均等が保証されることから、特定のバスマスタ装置だけの優先順位を高めるといった制御を行うことができない。ところが、実際のシステムでは運用中の状態に応じて特定のバスマスタ装置がバスを頻繁に使用すべき場合が生じる。

【0020】図9はページプリンタの制御装置のシステム構成を表わしたものである。このシステムでバス51には、CPU52、一時記憶用のメモリ装置53、印字装置54を接続した印字制御装置55、磁気ディスク装置56を接続したディスク制御装置57、通信ケーブル58を接続した通信制御装置59および調停装置61が接続されている。この図を用いて特定のバスマスタ装置がバスを頻繁に使用しなければならない状況を説明する。図9に示したページプリンタの処理動作は、次の3つに区分することができる。

【0021】(1) 印字データ受信処理：これは、通信制御装置59を介して印字データを図示しないホスト計算機から受信して処理することをいう。高速で通信を行う通信制御装置59からのコードデータを取りこぼさないように受け取り、これらを磁気ディスク装置56に蓄積する必要がある。このため、印字データ受信処理が行

われているときには通信制御装置59のバス要求頻度が最も高くなる。

【0022】(2) 印字データ展開処理: これは、ディスク装置に一時的に蓄えた印字コードデータを印字装置54に出力できるように展開する処理である。この際には、印字コードデータをビットマップデータに変換し、メモリ装置53に出力イメージを形成する。このような印字データ展開処理では、CPU52に最も処理の負荷がかかることになる。

【0023】(3) ビットマップデータ出力処理: 印字装置54の印字速度に同期して、メモリ装置53上の出力イメージを印字制御装置55を介して印字装置54に出力する処理である。印字制御装置55がDMA(直接メモリアクセス)転送を行うのが通常であり、この処理においては印字制御装置55のバス要求が最も高くなる。

【0024】図10は、このページプリンタにおけるページ単位の印字処理の様子を表わしたものである。印字休止期間 $t_0$ の後の時刻 $t_1$ に1ページ目の用紙71に印字が開始され、その印字終了からページ間ギャップ(時間) $t_2$ を経て時刻 $t_3$ から2ページ目の用紙72に印字が開始されるものとする。以下同様に3ページ目の用紙73、4ページ目の用紙74等に印字が行われていく。それぞれのページの印字期間を $t_p$ とする。

【0025】このようにページプリンタで実際に印字を行っていく際には、印字期間 $t_p$ とページ間ギャップ $t_g$ が交互に発生する。印字期間 $t_p$ では、先に説明した処理のうち(3)で示したビットマップデータ出力処理が優先されるべきである。また、ページ間ギャップ $t_g$ の区間では、(2)に示した印字データ展開処理が最も優先されるべきである。

【0026】ところが従来のバス調停システムでは、このような個々の状況の変化にかかわらずバスの獲得順位は固定となっていた。このため、高速処理を必要とするバスマスタ装置は、本来不要なバッファ装置やより高度な処理能力を備えることで、これに対処する必要があった。例えば特開昭62-26563号公報では、入出力装置の特性に適合した転送レートでバス要求信号を送出するといった工夫を行っている。この結果として、個々のバスマスタ装置の構成が複雑化するといった問題が発生していた。

【0027】そこで本発明の目的は、制御の対象となる装置あるいはシステムの状況に応じて複数のバスマスタ装置それぞれのバス使用調停時の優先順位を柔軟に変更することのできるバス調停システムを提供することにある。

【0028】本発明の他の目的は、制御の対象となる装置あるいはシステムの状況に応じて複数のバスマスタ装置それぞれのバス使用調停時の優先順位を設定・変更する際にこれを簡易に行うことのできるバス調停システム

を提供することにある。

【0029】

【課題を解決するための手段】請求項1記載の発明では、共有バスと、この共有バスを共有するCPU、印字制御装置、通信制御装置、ディスク制御装置等の複数のバスマスタ装置と、共有バスに対する使用要求がこれらのバスマスタ装置間で競合したときこれらの調停時の優先順位に応じて共有バスの使用許可を与える競合調停手段と、これらのバスマスタ装置の管轄対象の動作状態を入力する動作状態入力手段と、動作状態入力手段によって入力された動作状態に応じて前記した複数のバスマスタ装置それぞれの調停優先順位を変更する調停優先順位変更手段とをバス調停システムに具備させる。

【0030】すなわち請求項1記載の発明では、CPU、印字制御装置、通信制御装置、ディスク制御装置等の複数のバスマスタ装置がバスを共有するとき、これらのバスマスタ装置の管轄対象となる装置またはシステムの動作状態を入力して、これに応じてこれら複数のバスマスタ装置の調停時における優先順位を変更することにして、バスマスタ装置それぞれのバス使用調停時の優先順位を柔軟に変更できるようにしている。

【0031】請求項2記載の発明では、共有バスと、この共有バスを共有するCPU、印字制御装置、通信制御装置、ディスク制御装置等の複数のバスマスタ装置と、これらのバスマスタ装置の管轄対象の動作状態を入力する動作状態入力手段と、動作状態入力手段によって入力された動作状態をアドレス情報として前記した複数のバスマスタ装置それぞれの調停時の優先順位を表わした調停優先順位データを出力する調停優先順位設定テーブルと、共有バスに対する使用要求がバスマスタ装置間で競合したとき調停優先順位設定テーブルから出力される調停優先順位データを基にして優先順位の高いバスマスタ装置から順に共有バスの使用許可を与える競合調停手段とをバス調停システムに具備させる。

【0032】すなわち請求項2記載の発明では、CPU、印字制御装置、通信制御装置、ディスク制御装置等の複数のバスマスタ装置がバスを共有するとき、これらのバスマスタ装置の管轄対象となる装置またはシステムの動作状態をアドレス情報として入力する調停優先順位設定テーブルを用意する。そして、このテーブルにはこれら管轄対象となる装置またはシステムの動作状態に対する個々のバスマスタ装置の望ましい優先順位を書き込んでおき、装置またはシステムの動作状態に対応する調停優先順位データを出力させるようにする。これにより、競合調停手段は共有バスに対するバス要求が競合したときの調停を、常に適切に行うことができるようになる。

【0033】

【実施例】以下実施例につき本発明を詳細に説明する。

【0034】図1は、本発明の一実施例におけるバス調

停システムとしてページプリンタの要部を表わしたものである。このページプリンタには、CPU 81、通信制御装置82および印字制御装置83の3種類のバスマスタ装置が用いられており、これらはそれぞれ共有バスとしてのシステムバス84に接続されている。このうちの通信制御装置82は、他の装置あるいはシステムとの通信を行うために通信ケーブル85を接続しており、印字制御装置83は印字のためのレーザプリンタ等の印字装置86を接続している。

【0035】本実施例のページプリンタは、以上3種類のバスマスタ装置81～83のバス使用調停時の優先順位を設定すると共に、設定された優先順位にしたがって調停を行う調停装置88を備えている。調停装置88は、これらのCPU 81、通信制御装置82および印字制御装置83との間にそれぞれバス要求線91、～91、とバス許可線92、～92、を接続している。

【0036】図2は、本実施例の調停装置の回路構成の要部を表わしたものである。調停装置88は動作状態検出回路101とバス調停部102を備えている。このうち動作状態検出回路101は、ページプリンタの動作状態を検出しこれに応じたアドレス情報を印字期間信号103およびページ間ギャップ信号104として出力する回路である。この動作状態検出回路101は、ライン同期信号105、ページ同期信号106および印字開始信号107をそれぞれ入力するようになっている。

【0037】ここでページ同期信号106は、印字装置86と印字制御装置83の間で同期をとるためにページ単位の印字開始時点で印字装置86から出力される信号である。また、ライン同期信号105は1ライン単位の印字開始時点で印字装置86から出力される信号である。動作状態検出回路101は、ライン同期信号105を内蔵のカウンタ109でカウントして、この値とページ同期信号106等を用いて、次に詳しく説明するように印字期間信号103とページ間ギャップ信号104を作成する。

【0038】図3は、動作状態検出回路が印字期間信号とページ間ギャップ信号を作成する論理を説明するためのものである。同図(a)は印字開始信号107の信号変化を表わしており、時刻 $t_{11}$ において印字を開始させるために信号レベルが“0”から“1”に変化している。この時刻時刻 $t_{11}$ までの区間は、同図(d)に示し

たように印字についての制御が全く行われない休止期間 $t_s$ である。この休止期間 $t_s$ には、印字期間信号103とページ間ギャップ信号104は共に信号“0”となる。同図(e)では、これを(0, 0)と表記している。

【0039】時刻 $t_{11}$ に印字開始信号107が“1”に変化すると、これから同図(b)に示したページ同期信号106が“1”に変化する時刻 $t_{12}$ までの区間が印字までの立ち上がり要するページ間ギャップ $t_g$ 。(同図(d))である。図10では、説明を簡単にするためにこのページ間ギャップ $t_g$ と休止期間 $t_s$ をまとめて印字休止期間 $t_p$ と表現している。このページ間ギャップ $t_g$ では、印字期間信号103は“0”で、ページ間ギャップ信号104は“1”となる。

【0040】時刻 $t_{11}$ に印字開始信号107が“1”に変化すると、印字のための動作が開始し、同図(c)に示すように1ライン単位で印字作業が開始する時点からライン同期信号105が発生する。カウンタ109はライン同期信号105の計数を開始し、1ページ分の印字期間 $t_r$ の計数を行う。この印字期間 $t_r$ の間は、印字期間信号103が“1”で、ページ間ギャップ信号104は“0”となる。

【0041】時刻 $t_{13}$ に1ページ分の印字期間 $t_r$ の終了がカウンタ109によって検知されたら、その値がクリアされる。そして、時刻 $t_{13}$ から次のページ同期信号106が信号“0”から信号“1”に変化する時刻 $t_{14}$ までが1ページ目の印字終了から2ページ目の印字開始までのページ間ギャップ $t_g$ となる。このページ間ギャップ $t_g$ の間は、印字期間信号103が“0”で、ページ間ギャップ信号104が“1”となる。

【0042】このようにページプリンタの動作状態によって変化する印字期間信号103とページ間ギャップ信号104は、バス調停部102の優先順位テーブル111にアドレス情報として入力されるようになっている。優先順位テーブル111には、次の第1表に示す内容が格納されており、図1に示したCPU 81、通信制御装置82および印字制御装置83のそれぞれについての優先順位の設定を行うようになっている。

【0043】

【表1】

状 態 入 力		優 先 順 位			備 考
印字期間 信号	ページ間 ギャップ信号	CPU	通信制 御装置	印字制 御装置	
0	0	2	1	3	印字休止状態
0	1	1	2	3	ページ間ギャップ
1	0	3	2	1	印字期間
1	1				存在しない状態

【0044】ここで、優先順位が“1”とは1番高い状態をいい、優先順位が“3”とは1番低い状態をいう。

優先順位が“2”とは、これらの中間的な状態である。このようなCPU81、通信制御装置82および印字制御装置83それぞれの優先順位を表わした優先順位情報112はバス調停部102内の調停回路113に入力され、調停が行われることになる。例えば印字期間信号103が“1”で、ページ間ギャップ信号104が“0”となっている印字期間においては、印字制御装置83が第1の優先順位となり、通信制御装置82が第2の優先順位となる。これらの装置に割り当てられた仕事以外の仕事を処理するCPU81の優先順位は最も低い第3の優先順位となる。

【0045】図4は、調停回路における調停の手順を表わしたものである。まず調停回路113は優先順位テーブル111(図2)から出力されている第1の優先順位のバスマスタ装置のバス要求線(BR)91(図1)を調べる(ステップS101)。例えば前記した印字期間においては印字制御装置83に対応するバス要求線91が調べられる。この結果、そのバス要求線91にバス要求があれば(ステップS102;Y)、その第1の優先順位のバスマスタ装置のバス許可線92にバス許可信号(BG)が出力される(ステップS103)。前記した例では、バス許可線92にバス許可信号が出力され、印字制御装置83が共有バスとしてのシステムバス84をアクセスできるようになる。

【0046】これに対して、第1の優先順位のバスマスタ装置のバス要求線91にバス要求がなければ(ステップS102;N)、第2の優先順位のバスマスタ装置のバス要求線91が調べられる(ステップS104)。例えば前記した印字期間においては通信制御装置82に対応するバス要求線91が調べられる。この結果、そのバス要求線91にバス要求があれば(ステップS105;Y)、その第2の優先順位のバスマスタ装置のバス許可線92にバス許可信号が出力される(ステップS106)。前記した例では、バス許可線92にバス許可信号が出力され、通信制御装置82が共有バスとしてのシステムバス84をアクセスできるようになる。

【0047】ステップS105で第2の優先順位のバスマスタ装置についてもバス要求がなかった場合には(ステップS105;N)、第3の優先順位のバスマスタ装置のバス要求線91が調べられる(ステップS107)。例えば前記した印字期間においてはCPU81に対応するバス要求線91が調べられる。この結果、そのバス要求線91にバス要求があれば(ステップS108;Y)、その第3の優先順位のバスマスタ装置のバス許可線92にバス許可信号が出力される(ステップS109)。前記した例では、バス許可線92にバス許可信号が出力され、CPU81が共有バスとしてのシステムバス84をアクセスできるようになる。

【0048】以上、ページプリンタがページギャップの期間内における調停の手順を説明した。実際には優先順

位テーブル111から出力される優先順位情報112がページプリンタの動作状態において順に変化していくことになる。このようにして、調停回路113はページプリンタのそれぞれの状況に応じた優先順位で各バスマスタ装置81~83の調停を行うことになる。この実施例では、優先順位テーブル111に示したように、印字休止状態の区間で通信制御装置82が優先的にシステムバス84を獲得し、ページ間ギャップの区間ではCPU81が優先的にシステムバス84を獲得する。また、印字期間では印字制御装置83が優先的にシステムバス84を獲得することになる。

【0049】以上説明した実施例ではページプリンタを例に挙げて説明したが、共有バスに接続された複数のバスマスタ装置に対して本発明を一般的に適用することができることはもちろんである。また、実施例ではバスマスタ装置が3つ存在する計算機システムに本発明を適用したが、バスマスタ装置の個数は複数であればこれに限らないことも当然である。

【0050】更に実施例では印字期間信号103およびページ間ギャップ信号104という2種類の信号を用いて管轄対象の装置またはシステムの動作状態を把握するようにしたが、更に多くの信号を用いて多くの状態を把握し、優先順位の制御を行うことも可能である。

【0051】

【発明の効果】以上説明したように請求項1および請求項2記載の発明によれば、CPU、印字制御装置、通信制御装置、ディスク制御装置等の複数のバスマスタ装置がバスを共有するとき、これらのバスマスタ装置の管轄対象となる装置またはシステムの動作状態を入力して、これに応じてこれら複数のバスマスタ装置の調停時における優先順位を変更することにした。このように各状況に応じて優先度の高いバスマスタ装置に優先的にバスを使用させるようにしたので、動作状態によって各バスマスタ装置の相対的な重要度が異なるような制御においても、個々のバスマスタ装置の処理能力を特別に高めることなく、効率的かつ円滑な処理を行うことができるようになる。

【0052】また、請求項2記載の発明によれば、調停優先順位設定テーブルを用意したので、バスマスタ装置の管轄対象となる装置またはシステムの動作状態をアドレス情報として入力するだけで調停時の優先順位を表わしたデータを得ることができ、このための処理に負担をかけないだけでなく、優先順位の決定までの処理を高速で行うことができるという利点がある。

【図面の簡単な説明】

【図1】 本発明の一実施例におけるページプリンタの要部を表わしたブロック図である。

【図2】 本実施例の調停装置の回路構成の要部を表わしたブロック図である。

【図3】 本実施例の動作状態検出回路が印字期間信号



11

とページ間ギャップ信号を作成する論理を示した説明図である。

【図4】 本実施例の調停回路における調停の手順を表わした流れ図である。

【図5】 シングルレベル方式を用いたバス調停システムの構成を表わしたブロック図である。

【図6】 シングルレベル方式を用いたバスマスタ装置の入出力端子間の回路構成を表わした回路図である。

【図7】 マルチレベル・プライオリティ方式を用いたバス調停システムの要部を表わしたブロック図である。

【図8】 ラウンドロビン方式の原理を示した説明図である。

【図9】 ページプリンタの制御装置の一般的なシステ

12

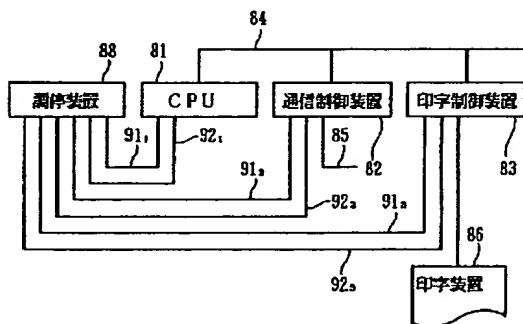
ム構成を表わした構成図である。

【図10】 ページプリンタにおけるページ単位の印字処理の様子を表わした説明図である。

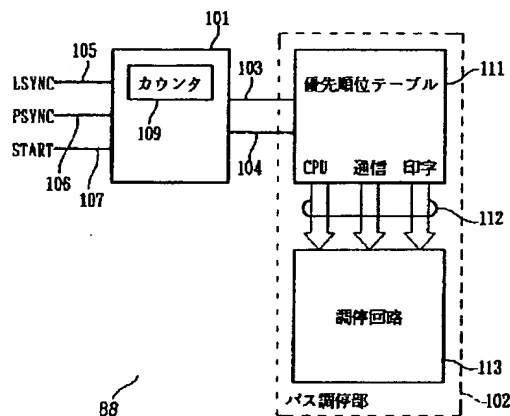
【符号の説明】

81…CPU (バスマスタ装置)、82…通信制御装置 (バスマスタ装置)、83…印字制御装置 (バスマスタ装置)、84…システムバス (共有バス)、86…印字装置、91<sub>1</sub> ~ 91<sub>3</sub>…バス要求線、92<sub>1</sub> ~ 92<sub>3</sub>…バス許可線、101…動作状態検出回路、102…バス調停部、105…ライン同期信号、106…ページ同期信号、107…印字開始信号、109…カウンタ、111…優先順位テーブル、112…優先順位情報、113…調停回路

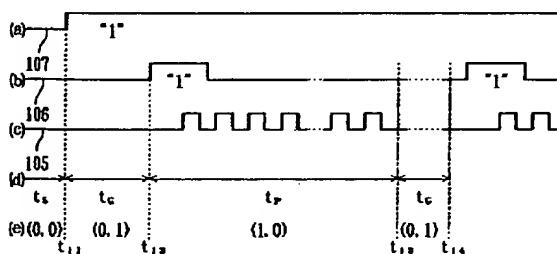
【図1】



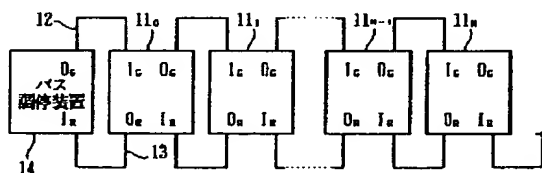
【図2】



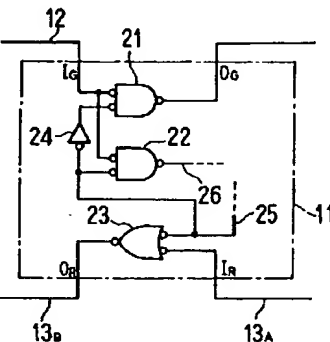
【図3】



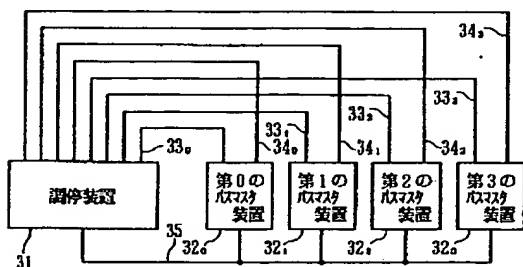
【図5】



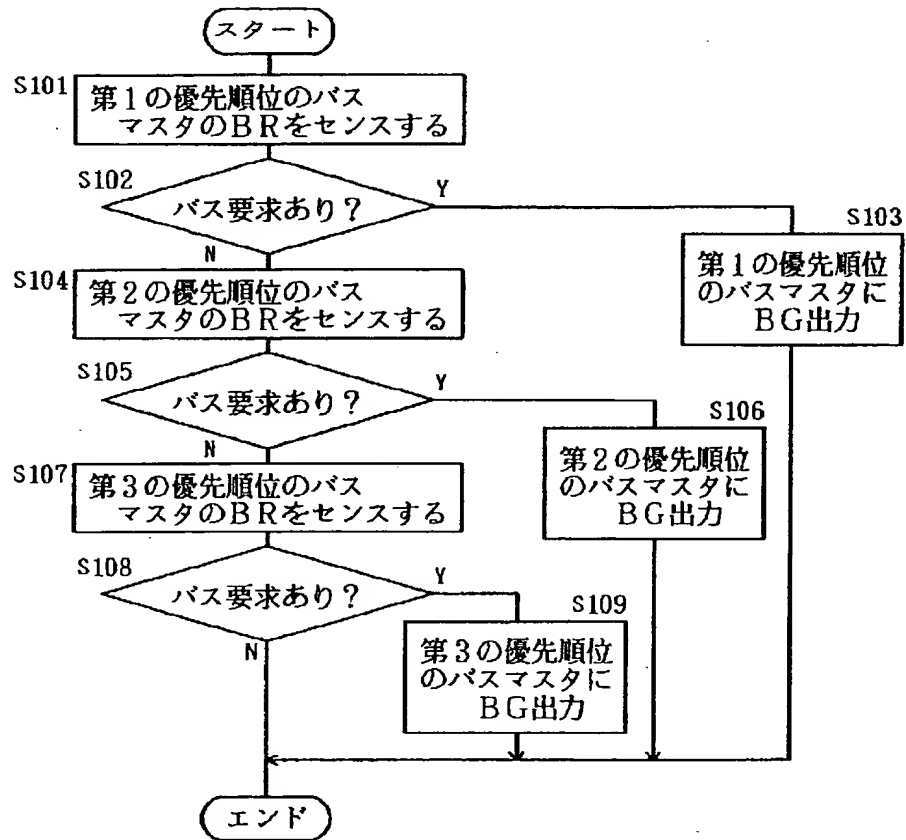
【図6】



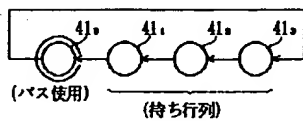
【図7】



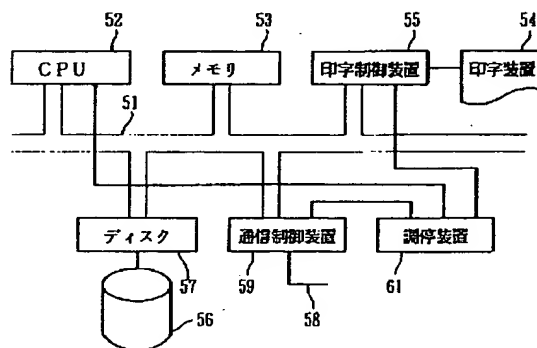
【図4】



【図8】



【図9】



【図10】

